

山东工商学院
本科毕业论文(设计)



题目:锁相环中低电流失配电荷泵的设计
与版图实现

姓名:甄优秀

学院:信息与电子工程学院

专业:通信工程专业

班级:2018级1班

学号:2018211158

指导教师(校内):马老师

职称:教授

指导教师(校外):田老师(如无可不写)

职称:高级工程师(如无

可不写)

2022年5月18日

锁相环中低电流失配电荷泵的设计与版图实现

Design and Layout Implementation of Low Current Mismatch Charge
Pump in Phase-Locked Loops

甄优秀

Zhen Youxiu

2022年5月18日

诚信声明

本人郑重声明：所呈交论文，是在导师指导下独立进行研究所取得的研究成果。论文除文中已经注明引用的内容外，不包含任何其他集体或个人已经发表或在网上发表的内容。

特此声明。

(以上内容仅供参考，此行可删除)

声明人：

年 月 日

指导教师意见

指导教师姓名：		职称：	
指导参考项目			
论文选题	1	符合专业培养目标	
	2	具有学术价值	
	3	具有新颖性	
	4	难易程度适中	
文献资料	5	文献收集系统完备	
	6	文献理解准确得当	
	7	文献征引合乎规范	
	8	外文翻译准确通顺	
	9	观点归纳完整清晰	
论文写作	10	文题相符，立论正确	
	11	数据准确，逻辑严谨	
	12	条理清晰，论证充分	
	13	行文流畅，格式规范	
	14	篇幅适中，按期完成	
论文成果	15	文献综述完整，研究基础厚实	
	16	具有理论意义或实际价值	
	17	作者见解独到新颖	
	18	具有拓展、延伸性	
写作态度	19	积极同指导教师沟通	
指导成绩			
是否同意答辩（“□”内划“√”）		是□	否□
指导教师意见	指导教师签字： 年 月 日		

评阅人意见与成绩评定

评阅人姓名：		职称：	
评 价 项 目			
论 文 选 题 (10分)	1	符合专业培养目标	
	2	具有学术价值	
	3	具有新颖性	
	4	难易程度适中	
文 献 资 料 (25分)	5	文献收集系统完备	
	6	文献理解准确得当	
	7	文献征引合乎规范	
	8	外文翻译准确通顺	
	9	观点归纳完整清晰	
论 文 写 作 (40分)	10	文题相符，立论正确	
	11	数据准确，逻辑严谨	
	12	条理清晰，论证充分	
	13	行文流畅，格式规范	
	14	篇幅适中，按期完成	
论 文 成 果 (25分)	15	文献综述完整，研究基础厚实	
	16	具有理论意义或实际价值	
	17	作者见解独到新颖	
	18	具有拓展、延伸性	
评阅人最终给分			
评 阅 人 评 语	评阅人签字： 年 月 日		

答辩（评审）委员会意见

成绩 _____

鉴定意见：

主任（签章） _____

年 月 日

锁相环中低电流失配电荷泵的设计与版图实现

摘要

电荷泵锁相环在电子通讯技术中的应用非常广泛，锁相环的应用领域主要包括射频领域中的频率合成器、高速度的数据传输系统、时钟合成器等。本文分析了电荷泵的工作原理以及它对锁相环性能的影响，讨论了电荷泵中的电流失配现象，设计了一种应用于低供电电压低相位噪声锁相环系统的低电流失配的电泵电路。基于台积电 180nm 标准数字工艺参数，对电路进行了仿真分析和版图设计。通过仿真和分析后发现，当输出电压在 0.4V 到 1.1V 范围内时，电荷泵上下电流未失配，满足低供电电压锁相环系统对电荷泵的要求。最后在版图实现中讨论了电流镜模块、电阻模块、电容模块等版图的布局，最终版图面积为 $1324\mu\text{m}^2$ 。

关键词：锁相环；电荷泵；电流镜；电流失配

Design and Layout Implementation of Low Current Mismatch Charge Pump in Phase-Locked Loop

Abstract

The charge pump phase-locked loop is widely used in electronic communication technology. The application fields of the phase-locked loop mainly include frequency synthesizers in the field of radio frequency, high-speed data transmission systems, clock synthesizers and so on. In this paper, a low current mismatched charge pump circuit for a low-supply voltage and low-phase noise phase-locked loop system is designed by analyzing the working principle of the charge pump, its influence on the phase-locked loop performance and the current mismatch phenomenon in the charge pump. Based on TSMC's 180nm standard digital process parameters, simulation analysis and layout design of the circuit were carried out. The simulation and analysis results show that the output voltage is in the range of 0.4V to 1.1V, and there is no mismatch between the upper and lower currents of the charge pump, which meets the requirements of the low supply voltage phase-locked loop system for the charge pump. Finally, the layout of the current mirror module, resistance module, capacitance module was discussed in the layout implementation. The final layout area is $1324\mu\text{m}^2$.

Keywords: Phase-locked Loop; Charge Pump; Current Mirror; Current Mismatch

目 录

引言	1
第 1 章 绪论	2
1.1 背景	2
1.2 电荷泵的选择与论证	2
1.3 电流镜的选择与论证	3
1.4 本章小结	4
第 2 章 电荷泵电路的原理设计	5
2.1 电荷泵理论分析	5
2.2 项目原理图分析	5
2.2.1 原理图设计	5
2.2.2 原理图工作原理	6
2.3 电荷泵电流失配及减小电流失配的方法	6
2.4 本章小结	7
第 3 章 原理图的绘制与仿真	8
3.1 绘制原理图	8
3.1.1 启动 IC Design 软件	8
3.1.2 建立库、绘制原理图	8
3.2 原理图仿真	8
3.3 本章小结	9
第 4 章 电荷泵版图实现	10
4.1 模拟版图注意事项	10
4.1.1 版图布局方面	10
4.1.2 对模拟器件的保护	10
4.1.3 对差分信号的处理及匹配	11
4.1.4 匹配精度高低	11
4.2 电流镜的处理及版图实现	11
4.3 电容的处理及版图实现	11
4.4 本章小结	12
第 5 章 电荷泵版图验证	13
5.1 电荷泵版图 DRC 验证	13
5.2 电荷泵版图 LVS 验证	13
5.3 本章小结	14
结论	15

参考文献.....	16
致 谢.....	17
附录 1:电路原理图.....	18
附录 2:部分源代码.....	19

(请注意：论文正文部分的标题设置正确，最终目录可以“更新域”实现，但是更新后的字体会跟正文中的标题格式一致，因此需要进一步修改目录的字体格式。可以全部选中目录直接修改字体为小四号“宋体”“Times New Roman”。)

引言

锁相环（Phase Locked Loop, PLL）因为其优良的稳定性和抗干扰能力，已经成为现代通讯系统中重要的部分。由于其优良的不变性和广泛的覆盖范围，PLL 电荷泵已经成为当前主流的 PLL 结构，并被普遍应用于集成电路系统中。频率域的相位变化和时间域的时钟抖动是测量锁相环系统的主要指标，也是用来判定回路是否能够稳定工作的重要依据。在当前技术发展过程中，集成电路技术发展迅速且趋于稳定，互补金属氧化物半导体（Complemented Metal Oxide Semiconductor, CMOS）制造工艺与其它工艺相比，制造成本低，所消耗的功耗低，在晶圆上的集成度高，因此利用 CMOS 工艺来实现拥有高性能要求的集成锁相环，拥有着更大的优势。具有电荷泵（Charge Pump, CP）模块的锁相环因为其所消耗的功耗低，电压波动小和无相位差值锁定等优点，被普遍使用。本文提出了一种低电流失配电荷泵的设计与实现方案，能够满足输出电压在 0.4V 到 1.1V 的区间内，其上下支路电流无失配现象，能够更加广泛地应用到锁相环系统中，使锁相精度更高，进而运用到通讯系统中。

（请注意：论文中第一次出现的英文缩写，都应该先写出全称，如上述引言中所示，后面才能使用英文缩写。）

第 1 章 绪论

锁相环因为其优良的稳定性和抗干扰能力，已经成为现代通讯系统中重要的部分。下面介绍了锁相环的发展趋势以及低电流失配电荷泵电路在锁相环中的作用，针对低电流失配电荷泵电路中的关键模块---电荷泵电路和电流镜电路的发展现状进行讨论。

1.1 背景

在现代技术的发展过程中，锁相环路逐渐成为现代无线通讯系统中的重要模块，在一些领域中，随着产品性能的提高，所需要的频率更高，鉴频鉴相器有了更高的要求，比如在更高的频率捕捉范围中，会使其出现一定的盲区。所以在通讯系统的快速发展趋势下，对锁相环提出了新的要求，锁相环应当具有电压波动范围小以及高速度的运行处理能力。具有电荷泵结构的锁相环以其易于集成，所消耗的功耗低，低电压抖动和无相位差锁定的优点，被普遍使用。由于其优良的不变性和广泛的覆盖范围，PLL 电荷泵已经成为当前主流的 PLL 结构，并被普遍应用于集成电路系统中。

因此，本文中提出了一种低电流失配的电荷泵，该电路能够减小上下支路电流的失配现象，使鉴频鉴相器的精度更高，运行的速度更快，电流的匹配性能更加突出。

1.2 电荷泵的选择与论证

方案一：电荷泵增压单元电路的制作方法如图 1-1，其中 PMOS 管子跟 NMOS 管子充当开关，UP、DN 脉冲信号来控制管子的导通状态，当 UP 为低电平时， M_0 管子导通；当 DN 为高电平时， M_1 管子导通，但是在实际情况中，MOS 管并不是理想的开关，管子的导通需要开启时间，在这段时间内就会产生一定的误差，这就会使电容不正常充放电， V_c 电位出现不连续性，为电路引进干扰信号，影响电路的性能。

方案二：电流控制型，采用上下支路电流镜模块，可以保证电流的对称性，采用该电荷泵，提升了 MOS 管的开启速度，消除了传统电荷泵的电压跳变的现象，并且电路的总功耗并没有增加，实现了低功耗。目前绝大部分的电路供电电压都较低，对功耗要求都很高，该 CP 可以更好地适用低压电路。

通过比较，采用方案二，可以更好的保证电荷泵的稳定性的，使电路性能更突出，更好的减小电路的电流失配。

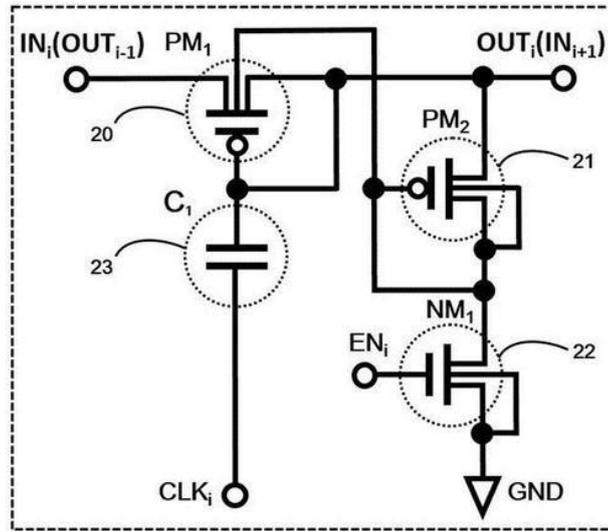


图 1-1 电荷泵增压单元电路的制作方法^[1]

1.3 电流镜的选择与论证

方案一：采用基本电流镜结构，选用两个具有相同 V_{GS} 的 NMOS 或者 PMOS，管子的所有尺寸相同，阈值电压相同，分析电流公式（1-1），那么由（1-2）（1-3）可得， M_1 、 M_2 管子流过的电流就相同，电流可以按照比例来被镜像到输出，并且该电流不受外部环境、工艺和温度的影响^[1]，如表 1-1 所示。

表 1-1 MQ-2 型传感器参数产品列表

序号	符号	参数名称	技术条件	备注
1	V_C	回路的电压	5~24V	DC
2	V_H	加热的电压	5±0.2V	AC/DC
3	R_L	取样的电阻	0.1~20KΩ	室温
4	P_H	加热的功率	约 750mW	室温
5	S	灵敏度	≥5	室温

$$I_{out} \approx \frac{\mu_n C_{ox} W}{2 L} (V_{GS} - V_{TH})^2 \quad (1-1)$$

$$I_{REF} \approx \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right)_1 (V_{GS} - V_{TH})^2 \quad (1-2)$$

$$I_{out} \approx \frac{\mu_n C_{ox}}{2} \left(\frac{W}{L} \right)_2 (V_{GS} - V_{TH})^2 \quad (1-3)$$

$$\Rightarrow I_{out} \approx \frac{(W/L)_2}{(W/L)_1} I_{REF}$$

缺点：实际上， V_{DS1} 通常是不变的，而 V_{DS2} 与 I_{out} 连接的节点电压有关，通常来说，这个节点的电压是容易受到外部模块的影响，随着外部变化而变化，当 $\lambda \neq 0$ 时， I_{out} 不可能是 I_{REF} 的精准复制。

方案二：采用共源共栅电流镜，电路图如图1-3，在电路中，设置合适的偏置电压 V_b ，可以使X点的电位 V_X 等于Y点的电位 V_Y ，从而获得精准的复制电流 I_{out} ，因为采用共源极共栅极的结构，能够使电路等效成高的输出阻抗，通过公式（1-4）来看， V_p 电位发生改变不容易影响到 V_Y 电位，因此外接的电路对复制电流的影响便会减小，从而提高了精确性。

$$\frac{\Delta V_p}{(g_{m3} + g_{mb3})r_{o2}r_{o3} + r_{o2} + r_{o3}} = \frac{\Delta V_Y}{r_{o2}}$$

$$\Rightarrow \Delta V_Y \approx \frac{\Delta V_p}{(g_{m3} + g_{mb3})r_{o3}} \quad (1-4)$$

缺点：虽然设置合适的电压 V_b ，可以获得较好的电流，但是引入的 M_3 管，用掉了多余的电压余度，使电流镜的电压余度下降，在低电源电压运用中相当于一个很大的电压损失。

1.4 本章小结

本章讨论了锁相环的发展趋势以及低电流失配电荷泵电路在锁相环中的作用，针对低电流失配电荷泵电路中的关键模块---电荷泵电路和电流镜电路的发展现状展开讨论，提出本论文设计的主要研究内容和目标。

（说明：本论文内容仅作为参考，因为格式修改问题，文内的文字有很多不合适的地方，仅作为格式模板使用。）

第一章绪论，应着重写该毕业设计的背景、国内外研究现状以及存在的问题，并针对上述问题提出本设计的主要研究内容和研究目标。

（请注意参考文献引用的格式并保证引用正确。）

第 2 章 电荷泵电路的原理设计

电荷泵锁相环是一种数模混合系统，下面详细介绍了电荷泵电路的基本原理和主要模块，设计了电荷泵的电路原理图并进行了理论分析和推导。

2.1 电荷泵理论分析

电荷泵锁相环是一种数模混合系统^[2]。输入的脉冲来控制压控振荡器^[3,4]以产生与其成比例并且有着较高频率的输出脉冲。输出出来的脉冲经过了 Divider 的分频，得到频率变为原始频率的 N 分之一^[5]。将该较低的频率与鉴频器中的原始频率进行比较，并进行相位误差比较，以控制 CP 的充电和放电。

电荷泵是由两个带开关的电流源构成的。通常而言，都是以 MOS 管来充当开关^[6,7]，电流镜结构用来实现电流源的作用。CP 是将鉴频鉴相器模块输出出来的数字脉冲转换为模拟脉冲，该脉冲信号用于决定后续 VCO 模块的振荡频率。当鉴频鉴相器需要输出高精度要求的相位误差时，电荷泵就显得尤为重要。当锁相环路被锁住在某一个固定的频率时，电荷泵的输出电压将维持在某一个稳定的电压值 (V_C)^[8]。

CP 的三种稳定的工作机制^[9,10]:

- (1) 机制 1: UP=“1”, DN=“0”, 电荷泵对滤波器充电, V_C 电位增加;
- (2) 机制 2: UP=“0”, DN=“1”, 电荷泵对滤波器放电, V_C 电位降低;
- (3) 机制 3: UP=“0”, DN=“0”, 电荷泵维持在高阻态, V_C 电位不变。

2.2 项目原理图分析

2.2.1 原理图设计

所采用的工艺是台积电的 180nm 标准 CMOS 工艺。因为它的功耗较低、运行起来的速度快、抗噪声干扰的能力强，集成化程度高等一系列优点，已变成目前大规模 IC 制造的主要工艺技术，当前主要的 IC 都是采用该工艺制作的，能够放大电压。

原理图中采用的是低压共源共栅电流镜，目的就是为了提高电荷泵电路输出端的输出阻值，从而减弱由于外部模块环境或者电压发生的改变而导致的电流改变，影响到 CP 的内部电路工作。 M_8 、 M_9 、 M_{10} ， M_{11} 、 M_{12} 、 M_{13} ， M_{16} 、 M_{17} 、 M_{18} 分别镜像的是 M_5 、 M_6 、 M_7 管子的电流。 M_{26} 、 M_{27} 、 M_{28} ， M_{29} 、 M_{30} 、 M_{31} 分别镜像的是 M_{21} 、 M_{22} 、 M_{23} 管子的电流。 M_4 、 M_5 管用相同的宽和长， M_{14} 管子的宽和长修改为 M_{11} 、 M_{12} 管的两倍，以使 M_{14} 管子稳定在饱和区，拥有恒定的电流。

M_{19} 、 M_{20} 、 M_{21} 、 M_{22} 、 R 、 M_5 、 M_{16} 、 M_{17} 、 M_{18} 为整个原理图提供了一个恒定不变的跨导。该跨导不因为环境的改变而改变，也不因温度跟工艺参数的改变而改变。电阻 R 相当于偏置电压产生电路，为电荷泵的电流镜结构提供了一个稳定的偏置电压，相当于在电

阻 R 上实现了一个阈值的压降，电阻 R 实际上也确定了各支路的电流。为了使镜像具有相同的环境，在 M_6 、 M_9 、 M_{12} 、 M_{17} 的源端分别加了一个一直保持在常导通的 PMOS 管； M_{22} 、 M_{27} 、 M_{30} 的源端分别加了一个一直保持在常导通的 NMOS 管。

该原理图中，为了提高输出阻抗并减小失配，管子的 L 定为 $1\mu\text{m}$ ； M_{19} 、 M_{20} 、 M_{21} 、 M_{22} 、 M_{23} 、 M_{25} 、 M_{26} 、 M_{27} 、 M_{28} 、 M_{29} 、 M_{30} 、 M_{31} 管的 L 定为 $2\mu\text{m}$ ； M_{25} 的 W 定为 $4\mu\text{m}$ ； M_5 、 M_6 、 M_7 、 M_8 、 M_9 、 M_{10} 、 M_{11} 、 M_{12} 、 M_{13} 、 M_{15} 、 M_{16} 、 M_{17} 、 M_{18} 的 W 为 $4\mu\text{m}$ ， M_{14} 的 W 为 $8\mu\text{m}$ 。

2.2.2 原理图工作原理

M_{18} 管子是 UP 信号控制的 MOS 管，当 UP 脉冲为低电位时， M_{18} 管子开启， M_{16} 、 M_{17} 有电流流进，当 UP 脉冲为高电位时， M_{18} 管子处于关闭状态， M_{16} 、 M_{17} 管子没有电流经过。

M_{31} 管子是 UN 信号控制的 MOS 管，当 UN 脉冲为高电位时， M_{31} 管子开启， M_{29} 、 M_{30} 有电流流进，当 UN 脉冲为低电位时， M_{31} 管子处于关闭状态， M_{29} 、 M_{30} 管子没有电流经过。

M_1 、 M_2 、 M_3 和 M_4 组成启动回路， M_4 管子始终在开启状态，当其余回路无电流流过时， M_1 管子由于栅极电压低于阈值电压而处于截止状态， M_{19} 管子中有电流经过，从而使 M_1 管子的栅极电压增大而开启，此时 M_2 、 M_3 因为栅极电压减小而截止，对其余部分不造成影响^[11]。

2.3 电荷泵电流失配及减小电流失配的方法

在理想状态下，电荷泵的上半支路电流恰好等于下半支路电流，所以并没有一个差值电流流入到 LPF，所以不会发生电流失配的现象。但是在实际状态下，上半支路电流跟下半支路电流并不能够完全相同，这就导致上下之间存在一个差值，上半支路的上拉电流跟下半支路的下拉电流之间电流的不相等，会导致有一个差值注入到下一模块 LPF 中，上下支路电流的差值会使压控振荡器产生一个误差，进而影响到压控振荡器最后的数值^[12]。

减小电流失配的方法主要应该从管子的尺寸及电路的结构两方面进行考虑。

(1) MOS 尺寸方面：资料显示^[13]增大沟道的面积可以显著的降低上下支路电流失配现象。实际上是通过增大 MOS 管的宽度和长度来获得的，但是宽度和长度的增大对减小电流失配比的影响不尽相同。当 MOS 管工作在饱和区时，在同样大小的电流值流入中，随着 MOS 管的长度的增大， V_{on} 也会有一定的增大，所以增大长度 L 对电流失配来说影响较大；然而增大 MOS 管的宽度， V_{on} 会有所降低，增大宽度对系统电流失配的影响相对来说较小。此外环境、工艺参数等也会对减小电流失配产生一定的影响。

(2) 电路的结构方面：采用低压共源共栅电流镜。由于 MOS 管漏端实际的输出阻抗很

低^[14]，输出电压在变化过程中，上下支路电流的不匹配现象更加明显，可以利用等式（2-1）来定义电流的失配比，其中 I_d 表示为上半支路的电流值； I_u 表示为下半支路的电流值； Δ_v 表示为输出电压变化值； R_{out} 表示为输出电阻。通过等式（2-1）得出，减小电流的失配可以用增大输出电阻阻值的方法来实现。前文曾经提到过采用共源极共栅极的电流镜能够有较高的输出阻抗，所以可以很好的减小电流的失配^[15]。

2.4 本章小结

本章分析了电荷泵电路的基本原理和主要模块，设计了电荷泵的电路原理图并进行了理论分析和推导。

（说明：请根据论文内容自行添加图、表和公式。根据情况，每章开头可以加入一小段说明本章的主要意图。

第二章到第四章一般是毕业设计的具体模块，写作过程中注意写清楚设计方案和设计的结果。）

第 3 章 原理图的绘制与仿真

在前一章电荷泵电路原理图的理论分析和推到的基础上，下面介绍在集成电路设计环境下电荷泵电路的原理图的绘制，仿真分析以及验证。

3.1 绘制原理图

3.1.1 启动 IC Design 软件

开机后运行VMware，打开虚拟机，进入Linux系统，打开终端，shell中键入virtuoso，出现CIW（Command Interpreter Window）窗口。

3.1.2 建立库、绘制原理图

在 CIW 窗口中，建立一个名为 newlib 的库，在弹出的 New Library 中，Name 栏填入 newlib，Technology File 选择 attach to an existing technology library，附着在已有的技术库上，点击 OK，出现 attach to an existing technology library 窗口，选择要附着的 PDK 库，选择 tsmc18rf，点击 OK，现在就建立好了一个名字为 newlib 的库^[6]。

点击刚才建立的新库 newlib，在 Library Manager 窗口，建立一个新的单元，在弹出的 New File 窗口中，Cell 栏填写 CP，Type 选择 Schematic，点击 OK。

在弹出的原理图绘制窗口中，按 I 调用器件，库选择 tsmc18rf，调用需要的 MOS 管及电阻、电容，选中调用出来的 MOS 管，按 Q，调节 MOS 管的属性，修改 MOS 管的宽长比，按 m 可以移动，F3 可以进行翻转的调整。

添加管脚，在绘制原理图窗口中，按 P 填写需要添加的管脚名，选择管脚的输出类型，点击 Hide。

添加电源跟地，按 I 进入，选择模拟库，选择需要的电源跟地。检查并保存，若未提示有错误，或 CIW 窗口无错误信息，则原理图完成。

3.2 原理图仿真

复制之前生成的 CP 原理图改名为 CP_1，然后打开 CP_1 原理图，添加激励源，按 I 键，选择 analogLib 库，在库中选择需要的激励源，按 Q 调节属性。原理图调整完毕后，点击 launch→ADE L，出现 ADE 仿真窗口。

调出仿真命令窗口，如图 3-4，在 Variables 菜单中选择 Copy From Cellview，将之前设定好的 Vbias 变量在原理图中自动拷贝出来，并设置电压为 300m，使用 Outputs 菜单中，To Be Saved - Select on Schematic 后使用鼠标去选中原理图中的 in 与 out 作为监视器监视的对象，使用 Analyses 菜单 choose 选项打开仿真器运行控制界面选择时间仿真，输入仿真持

续时间 1500ms，点击 OK，下方 Outputs 处对输出端口进行双击修改输出为显示状态即可。

根据提示可以看到，图3.7指出有很多仿真模型是仿真过程中不需要的，并且有些仿真库是缺失的，因此我们需要对仿真库的调用文件进行调整，在ADE窗口中选择相应的工艺库跟对应的工艺角，在模型库中选取相应的工艺库跟工艺角，将我们不需要使用的器件模型做删除操作，只保留我们使用的器件即可，删除完成后点击OK，重新进行ADE仿真。

若报错信息为产生网表失败，则需要对原理图进行保存并验证操作，方可解决问题。若出现如图3-10相同的报错信息则应当检查是否已经选择监视器输出波形，具体操作见图。

错误修改完成之后重新进行Netlist and Run操作，直到ADE运行正常，弹出仿真窗口。该项目原理图经仿真后，图为UP脉冲信号滞后于UN信号的状态时序图，其中UP、UN信号的周期为100us，UP信号的占空比为40%，UN信号的占空比为60%，仿真结果如，可以看到此时电荷泵放电，放电区间在UP滞后于UN的时间范围内。为UP信号超前于UN信号的状态时序图，其中UP、UN信号的周期为100us，UP信号的占空比为60%，UN信号的占空比为40%，仿真结果，可以看到此时电荷泵充电，充电的区间是UP信号超前于UN信号的时间范围内。，电容充放电的电压很低，通过调整管子的宽长比，电阻值跟电容值，管子的充放电电压提升，并且尖端脉冲略有减小，最后确定电阻值为1.4K，电容值为122fF，NMOS的W为2um，PMOS的W为4um，L为1um，最后仿真波形图-，分析电荷泵充电和放电的仿真输出波形图，可以看出当输出电压的输出区间在0.4V~1.1V这个区间内，因为 du/dt 基本相同，电容值C不变，所以根据公式（3-1）、（3-2）可以推出公式（3-3），可以看出此时电荷泵的上下支路电流基本不变，电荷泵的上下支路电流未失配。当输出电压超过1.1V，此时 du/dt 斜率发生波动，电容值C不变，所以根据公式（3-3）得到，上下支路电流失配， M_{16} 管子进入线性区，电荷泵的失配恶化；当输出电压小于0.4V时，此时 du/dt 斜率发生波动，电容值C不变，所以根据公式（3-3）得到，上下支路电流失配， M_{29} 管子进入线性区，电荷泵的失配恶化，电荷泵失配情况。在输出电压超过1.1V或者输出电压小于0.4V，在这两种情况下，电荷泵的电流失配性能恶化，不能够满足低电流失配电荷泵的所需要的要求，应该在工作过程中避免出现这两种情况的发生。

3.3 本章小结

本章在集成电路设计环境下绘制了电荷泵电路的原理图，进行了仿真分析和验证，结果说明设计的电路原理图符合设计要求。

（说明：请根据论文内容自行添加图、表和公式。根据情况，每章开头可以加入一小段说明本章的主要意图。

第二章到第四章一般是毕业设计的具体模块，写作过程中注意写清楚设计方案和设计的结果。）

第 4 章 电荷泵版图实现

本章依据模拟集成电路版图设计的原则，着重分析了电荷泵中差分电路的匹配、电流镜电路的匹配和电容的版图设计方法，针对电荷泵电路进行版图设计。

4.1 模拟版图注意事项

4.1.1 版图布局方面

由于需要加Via孔，所以金属连线不能使用最小宽度的金属连线；由于Poly层次的阻值比较大，模拟版图中对信号的要求更高，为了减少干扰的引入，所以在模拟版图中禁止用Poly连线；板子在生产制造过程中，难免会因为工艺的原因导致连接孔的失效，所以在模拟版图中禁止单孔，MOS不能砍孔；源、漏孔不能砍；在版图绘制中应当匹配布线寄生参数，特别是匹配精度高的器件，避免匹配不精确对整体产生影响；同类型器件集中规划；避免在匹配器件上走线，减小对匹配器件产生的影响；防止长距离金属走线，避免天线效应^[17]的产生。

在版图中可以采用跳线法减小天线效应的产生，最好使用向上跳线的方法；可以给长的金属连线加上反偏二极管，但是不能够影响 MOS 管的正常工作，正常情况下，反偏二极管不工作，在产生大电流的情况下，电压升高，将反偏二极管击穿，将大电流导入到“地”中，防止大电流击穿栅氧化层；插入缓冲器（buffer），用来切断长距离的金属连线，来消除天线效应，降低天线效应发生的可能性。

4.1.2 对模拟器件的保护

(1) 加屏蔽金属环，为了闩锁效应，能够隔绝噪声，减小外部电路对器件的干扰；能够保证背栅电位的一致性，能够保证 MOS 管的正常工作；

(2) 加虚拟保护器件；

(3) density 修正

闩锁效应产生的原因是因为在标准的 CMOS 工艺中，会形成两个天然的寄生三极管，当电路受到一定的干扰，使其中的一个管子导通，该管子的反馈使另一个管子导通，从而电路形成正反馈，使器件在电源跟地之间形成了一条通路，产生大电流，损伤器件，如图 4.1。

防止闩锁的方法：

(1) 改变基底的掺杂浓度

(2) 加衬底屏蔽环，P 型衬底接地，N 型衬底接电源 VDD；

(3) 衬底接触孔和阱的接触孔应尽量靠近电源，以降低它们的阻值；

(4) 让 N 型 MOS 管靠近地，让 P 型 MOS 管靠近电源。

4.1.3 对差分信号的处理及匹配

对于差分器件，要采用相同根器件的倍数 W/L，采用对称或者中心对称以满足匹配精度要求；采用井字连线，匹配寄生参数；加屏蔽金属环，隔绝电磁感应。

4.1.4 匹配精度高低

匹配精度最高的是三极管，需要满足中心对称、质心对称，需要匹配寄生参数，保证环境的一致性；其次匹配精度高的是电容，电容分为 Poly 电容、金属电容、MOS 电容，其中 Poly、金属电容需要加虚拟器件(Dummy)，寄生电容（叉指电容）不加虚拟器件（Dummy）。在其次匹配精度高的是电阻，电阻可以分为有源电阻跟无源电阻两类，例：电阻串联分压电路是典型的叉指匹配电阻电路。在进行版图绘制时，需要加虚拟保护器件进行保护。匹配精度最低的是 MOS 管，其中 MOS 管组成的差分放大电路精度最高，需要满足中心对称，并且在两端需要加 Dummy 保护器件，采用井字连线等方法匹配寄生参数，其次是电流镜，也需要匹配寄生参数，不需要加 Dummy 保护器件，其他 MOS 不需要匹配，不需要加 Dummy 器件。

4.2 电流镜的处理及版图实现

该项目中，PMOS 组成的电流镜是由 M₄、M₅、M₆；M₈、M₉、M₁₀；M₁₁、M₁₂、M₁₃；M₁₆、M₁₇、M₁₈ 管子组成，NMOS 组成的电流镜是由 M₂₁、M₂₂、M₂₃；M₂₆、M₂₇、M₂₈；M₂₉、M₃₀、M₃₁ 管组成，其中 M₁₀、M₁₃、M₇ 管是一直保持在常导通的 PMOS 管；M₂₃、M₂₅ 管是一直保持在常导通的 NMOS 管，原因是为了保持镜像环境的一致性^[18]。

该项目中，电流镜在版图绘制过程中的注意事项：

- (1) 电流镜模块，采用轴对称排版；
- (2) MOS 管的源漏端能共用尽量共用；
- (3) MOS 管的栅极采用井字形连线，目的是为了保证寄生参数的一致性；
- (4) 加衬底屏蔽环，防止噪声干扰，保证 MOS 管的正常工作；

(5) 在布局的过程中要保证 MOS 管的走向一致，在打 Pc 孔、Via 孔的时候，要至少打两个，减小孔失效的可能性。

4.3 电容的处理及版图实现

电容类型有多种，常见的电容类型有：

Poly Cap：用两层 Poly 来实现；

MOS Cap：利用 MOS 的栅极与其源极或者漏极形成，适用于电源跟地之间，用于滤波；

MIM Cap：利用两层相邻金属及其中间的 CTM 层组成；

Metal Cap : 利用两层金属来实现金属电容,有时也会利用多晶硅跟金属来实现。

该项目中,电容的版图,采用的是 MIM 电容,并且利用的是最顶层的两层金属金属 5 跟金属 6,并且有 CTM5 层次,该层次是为了在金属 5 跟 6 之间加一个层次,为了增大电容的容值。选用金属 5 跟金属 6 的电容是因为底层的金属使用覆盖率高,选用高层金属可以避免走线的问题。将电容整体放在 N 阱中,减小对其他模块的影响。

4.4 本章小结

本章针对电荷泵的版图开展了设计,依据模拟集成电路版图设计的原则,着重分析了电荷泵中差分电路的匹配、电流镜电路的匹配和电容的版图设计方法,进行了全部电路的版图设计和验证。

(说明:请根据论文内容自行添加图、表和公式。根据情况,每章开头可以加入一小段说明本章的主要意图。

第二章到第四章一般是毕业设计的具体模块,写作过程中注意写清楚设计方案和设计的结果。)

第 5 章 电荷泵版图验证

在上一章电路版图的基础上，下面介绍版图的 DRC 验证，然后与其对应的电路原理图进行 LVS 对比验证，确保设计的版图和电路原理图一致。

5.1 电荷泵版图 DRC 验证

(1) 首先要生成 GDS 文件，打开生成该文件的界面，如图 5-1，Library 浏览选择自己的版图，Stream File 填写生成的名字，点击 Apply，生成 GDS 文件^[20]。

(2) 打开电荷泵版图，点击 Calibre→Run DRC，如图 5-2，Rules 模块中选择 DRC 的验证文件，DRC Run Directory 栏选取需要存放过程文件的路径，避免当前路径下文件过多显得很乱。Inputs 模块中 layout file 选择之前生成的 GDS 文件，然后点击 Run DRC，进行 DRC 验证。

(3) 弹出 DRC 验证的结果，可以根据提示的错误进行修改，如图 5-3，每次修改完后需要将版图保存，重新生成 GDS 文件，然后运行 DRC，查看结果，直到最后 DRC 通过。版图 DRC 最后有 7 个错误，分别是 Poly、金属 1、金属 2、金属 3、金属 4、金属 5、金属 6 的覆盖面积问题。

5.2 电荷泵版图 LVS 验证

(1) 生成网表文件，打开生成该文件的界面，如图 5-4，Template File 填入“.”代表当前路径，Library Browser 浏览选择需要生成网表的原理图，如图 5-5，Output CDL Netlist File 填入想生成网表的名字，Run Directory 填入“.”代表当前路径，Netlisting Mode 栏选择生成数字网表还是模拟网表，填写完成后，点击 OK，当弹出窗口显示已经生成成功，则代表生成网表成功，如图 5-6^[21]。

(2) 打开电荷泵版图，点击 Calibre→Run LVS，如图 5-7，Rules 模块中选择 LVS 的验证文件，下方选择需要存放过程文件的路径。Inputs 模块中选择之前生成的 GDS 文件，Netlist 栏 Spice Files 填入之前生成的网表文件，Top Cell 选择相应的顶层单元，然后点击 Run LVS，进行 LVS 验证。

(3) 弹出 LVS 验证的结果，可以根据提示的错误信息进行修改，如图 5-8，可以点击错误信息，会弹出框，点击框中的器件或者连线，版图或者原理图中就会提示相应的错误器件或者某一根连线的具体位置，提示的信息会出现闪烁提醒，然后检查器件的连线等操作进行修改，在电阻、电容模块中，电阻、电容需要在器件周围加虚拟保护器件，以防止光刻过程中由于光的反射跟衍射对电阻、电容的精度产生影响，这就需要在网表中修改，加上 Dummy 器件的调用语言，例如电容网表，需要加上上极板接什么电位，下极板接什么电位，电容值是多少，然后保存网表，重新进行 LVS 验证。虽然修改网表可以解决此类

Dummy 的问题，但是在实际项目中，需要跟前端工作人员沟通，经前端人员同意后方可进行修改，避免出现不必要的失误。

(4) 每次修改完后需要将版图保存，重新生成 GDS 文件，然后运行 LVS，查看结果，直到最后 LVS 通过,如图 5-9，当出现绿色笑脸则代表版图 LVS 验证通过。

5.3 本章小结

本章首先针对前述设计的电路版图做了 DRC 验证，对不符合验证的模块进行了修改设计，然后与其对应的电路原理图进行 LVS 对比验证，确保设计的版图和电路原理图一致。

(说明：请根据论文内容自行添加图、表和公式。)

第 5 章一般是功能测试和验证章节，应写清楚测试方案，测试的方法和步骤，测试的结果。图表要充分。)

结论

本设计预期是设计的电荷泵能够满足给定的性能要求，并使输出电压在一定的区间内 CP 能够避免电流的失配。利用 ADE 仿真工具对设计方案进行仿真，通过对电容的充放电分析可以得到，当输出电压超出 1.1V 时， M_{16} 管子进入到线性区，上支路电流变化，此时电荷泵失配恶化；当输出电压小于 0.4V 时， M_{29} 管子进入到线性区，下支路电流变化，电荷泵的失配恶化。所以在输出电压超过了 1.1V 或者输出电压小于 0.4V 时，电荷泵的上下支路电流的失配性能会恶化，不满足稳定性要求，应尽可能地避免。只有当输出电压的输出范围在 0.4V 到 1.1V 电压区间内，电荷泵的上下支路电流未失配，可以使电荷泵具有很好的稳定性。

（请注意：上述结论仅供格式参考，内容并不完善。

结论部分，应对全文进行总结，写清楚论文经过设计实现后得到了哪些结论或者实现了哪些功能，可以列条目分析。同时应该进一步指出该设计目前存在的问题以及可以进一步提高的地方。）

参考文献

- [1]毕查德·拉扎维. 模拟 CMOS 集成电路设计[M]. 西安: 西安交通大学出版社, 2009.
- [2]Floyd M. Gardner. Charge-Pump Phase-Lock Loops[J]. IEEE Transactions of Communications, 1980, 28(11).
- [3]Hwang In-Chul, Kim C, Kang SM. A CMOS Self-Regulating VCO with Low Supply Sensitivity[J]. IEEE JSSC, 2004, 39 (1): 42-48.
- [4]Nguyen NM, Meyer RG. A 1.8 GHz Monolithic LC Voltage Controlled Oscillator [J]. IEEE JSSC, 1992, 27(3): 444-450.
- [5]Razavi B. Design of analog CMOS integrated circuits[M]. Boston, MA, USA McGraw-Hill, 2001: 549-561.
- [6]B. Razavi. Monolithic phase-locked loops and clock recovery circuits: theory and design[M]. IEEE press, 1996.
- [7]Won-Hyo Lee, Jun-Dong Cho and Sung-Dae Lee. A High Speed and Low Power Phase-Frequency Detector and Charge-Pump[C]. IEEE ASPDAC 1999: 269-273.
- [8]秦宛顺. 中国经济周期与国际经济周期相关性分析[J/OL]. <http://www.china.org.cn/ch-jjxc/14.html>, 1998-08-16.
- [9]乔晓春. 中国人口普查研究[D]: 博士. 北京: 中国人民大学统计学院, 1994.
- [10]姚光起. 一种氧化锆材料的制备方法[P]. 中国: 891056088, 1980-07-03.
- [11]李峰, 黄敏. 电荷泵中电流失配的讨论[J]. 电脑知识与技术, 2008(第 27 期).
- [12]刘威, 陈杰. 锁相环中低电流失配电荷泵的设计[J]. 科学技术与工程, 2006(第 14 期).
- [13]刘睿强, 林涛. 集成电路版图设计[M]. 成都: 电子科技大学出版社, 2011.
- [14]李桂宏, 谢世健. 集成电路设计宝典[M]. 北京: 电子工业出版社, 2006.
- [15]居水荣. 集成电路项目化版图设计[M]. 北京: 电子工业出版社, 2015. 01.

(参考文献至少列出 20 篇。)

致 谢

在整个论文的写作过程中，我的指导老师某某某在定稿之前给予我多次指导，使论文得以顺利完成，在此表示衷心的感谢；同时，对在此过程中给予我无私帮助的某某某等老师表示诚挚的谢意。

致谢语的具体写法，请根据自己的实际需要而定，以上仅供参考。

附录 1: 电路原理图

附录 2: 部分源代码

山东工商学院
本科生毕业论文（设计）开题报告
（ 届）

学生姓名 _____

院（部） _____

专 业 _____

指导教师（签名） _____

年 月 日

本科毕业论文开题报告表

学生姓名		所属学院		专 业	
班 级			学 号		
指导教师	姓 名		职 称		
开 题 报 告 内 容	题目（中、英文）：				
	选题的目的和意义：				
	（可根据情况加页）				
	国内外研究现状和发展趋势：				
	（可根据情况加页）				
主要研究内容及研究思路、重点：					
（可根据情况加页）					
进度安排：					
（可根据情况加页）					
指 导 教 师 意 见	指导教师签名： 年 月 日				
本 科 毕 业 论 文 指 导 小 组 意 见	年 月 日				

山东工商学院

本科生毕业论文指导记录

姓 名:

学 号:

专业班级:

指导教师:

论文题目:

日期	指导方式（面谈、电话、微信、QQ、E-mail等）	指导内容	指导意见
		开题报告	
		论文提纲	
		初稿	
		修改稿（可分多次，请自行加行）	
		是否定稿、进入答辩	

（此表仅供参考，可附页）

指导教师签名:

年 月 日